

# HJ2860 耐高温八通道十八位 AD 采集系统

## 一、概述

HJ2860 是一款专门为耐高温 ( $\geq +200^{\circ}\text{C}$ ) 应用设计的 8 通道 18 位同时采集 A/D 转换系统。它由输入箝位、二阶抗混叠模拟滤波器、采样/保持器、18 位电荷再分布逐次逼近 ADC、可编程数字滤波器、高速并行接口、精密参考源、低压差调整源、系统集成处理器 (ISP)、驱动器等组成。可通过 SPI、UART、I<sup>2</sup>C 等方式与上位机通信, 方便用户快速采集 (最高 200ksps) 和处理被测模拟量。支持在线非侵入式编程, 用户可利用其中的 64kB 的 flash 来定义, 实现最终的功能和温度建模修正。

该电路特别适合于石油钻井旋转导向、测斜仪、飞行器惯导控制和多相电机控制等同步高速数据采集系统领域。

其主要特点有:

- 八路同步采集, 有利于采集同一时刻, 同一坐标点各传感器的数据
- 模拟输入电压范围  $\pm 5\text{V}$ ,  $\pm 10\text{V}$
- 内置半双工收发器
- 模拟输入箝位保护
- 二阶抗混叠模拟滤波器
- 精密基准电压
- 18 位、200ksps ADC(所有通道)
- 提供过采样设置, 提高采样精度
- 数据采集过程可编程
- 采用并行接口进行数据的采集, 提高了数据的采样率。
- 内置 64kbit flash 方便客户进行零位/满度/温漂建模修正
- SPI/UART/I<sup>2</sup>C 兼容接口, 方便客户外置存储器
- 内置两路功率驱动器
- 最高耐温  $\geq 200^{\circ}\text{C}$
- 低功耗  $\leq 150\text{mW}$
- 内置单端转差分输入级
- 高输入阻抗  $\geq 1\text{M}\Omega$
- 高信噪比 (98dB SNR)
- 低失真 (-107dB THD)
- 动态范围达 105 dB
- 通道与通道的隔离度  $\geq -85\text{dB}$
- 单 5V 供电
- 小体积 ( $40*21.6*5\text{mm}^3$ )

## 二、内部原理框图

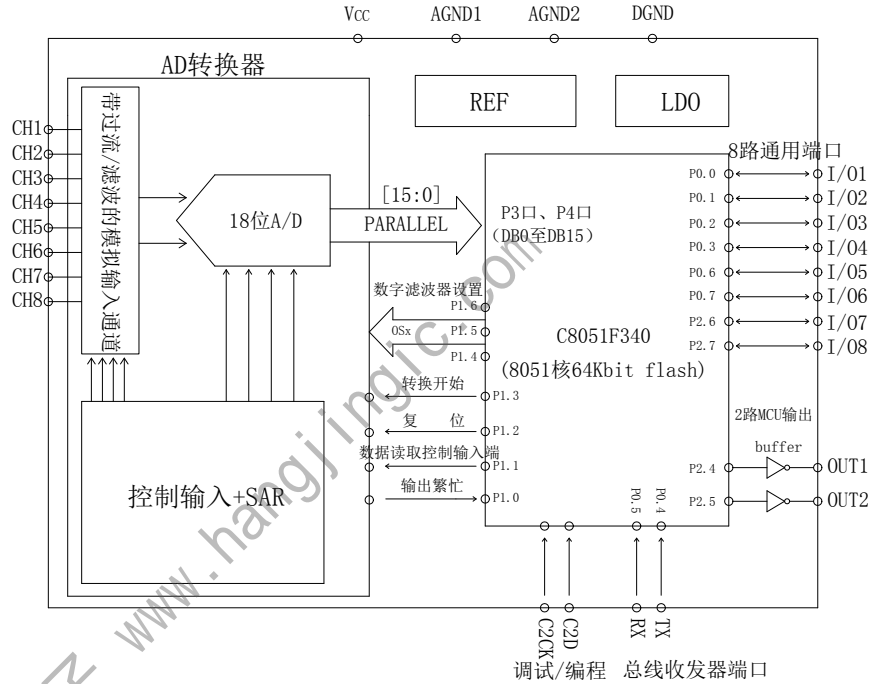


图1 内部原理框图

### 三、封装形式及引出端功能

1. 封装形式 采用 BFP3222-28 金属全密封封装，外观尺寸见图 2、图 3（单位：mm）。

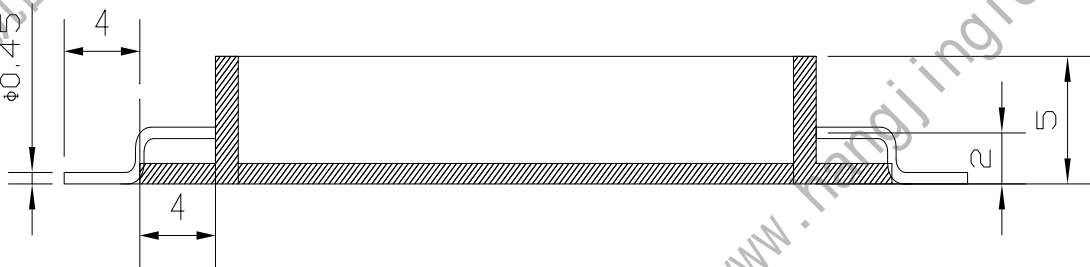


图2 侧视图

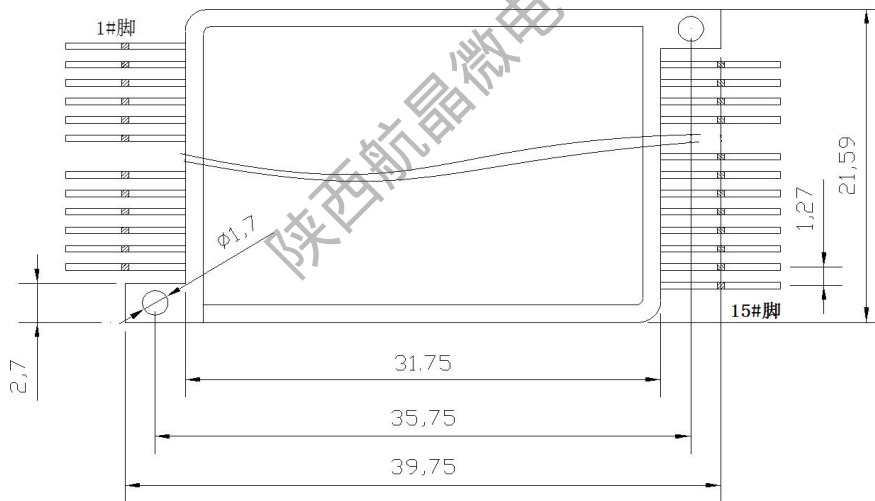


图3 顶视图

## 2. 引出端功能（见表 1）

表 1

引脚号	符号	功能	引脚号	符号	功能
1	Vcc	正电源	15	I/O5	MCU 通用端口
2	AGND1	模拟地 1	16	RX	串行输入
3	DGND	数字地	17	TX	串行输出
4	CH8	模拟输入通道	18	I/O4	MCU 通用端口
5	CH7		19	I/O3	
6	CH6		20	I/O2	
7	CH5		21	I/O1	
8	CH4		22	C2CK	调试接口的时钟信号
9	CH3		23	C2D	调试接口的双向数据信号
10	CH2		24	I/O7	MCU 通用端口
11	CH1		25	I/O8	
12	AGND2	模拟地 2	26	OUT2	MCU 通用端口输出
13	I/O6	MCU 通用端口	27	OUT1	
14	NC	接外壳	28	NC	接外壳

## 四、绝对最大额定值

电源电压	+6V	模拟输入电压	±12V
工作温度范围	-55°C~+200°C	引线耐焊接温度(10秒)	+300°C

## 五、典型应用

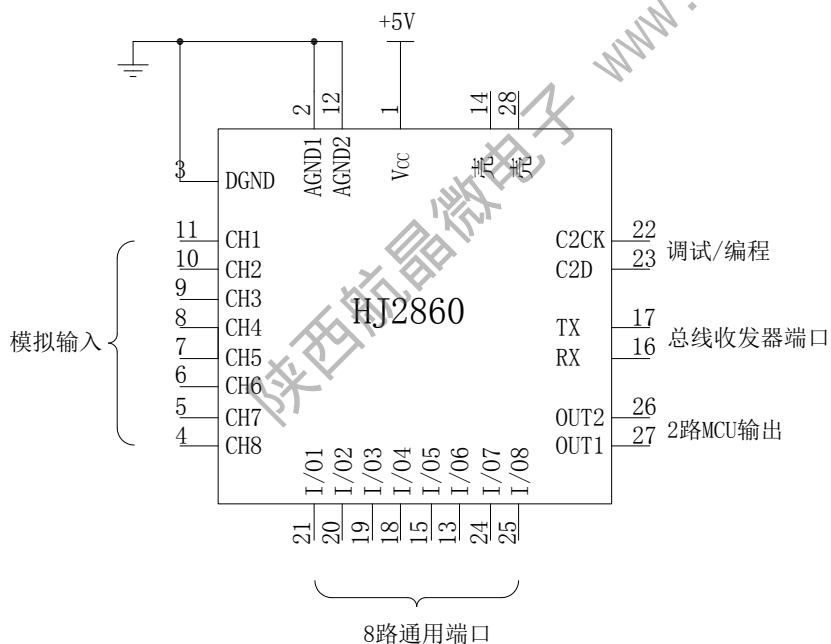


图 4 典型应用图

## 六、数字滤波器

HJ2860 内置一个可选的数字一阶 sinc 滤波器，可应用于较低吞吐速率和更高信噪比或更宽动态范围。数字滤波器的过采样率由过采样引脚 OS [2:0]控制(见表 2)。OS2 为 MSB 控制位，OS0 则为 LSB 控制位。表 2 提供了用来选择不同过采样倍率的过采样位解码。OS 引脚在 P1.0 的下降沿锁存，从而设置下一个转换的过采样倍率[注 1]。除过采样功能外，输出结果被抽取为 18 位分辨率。

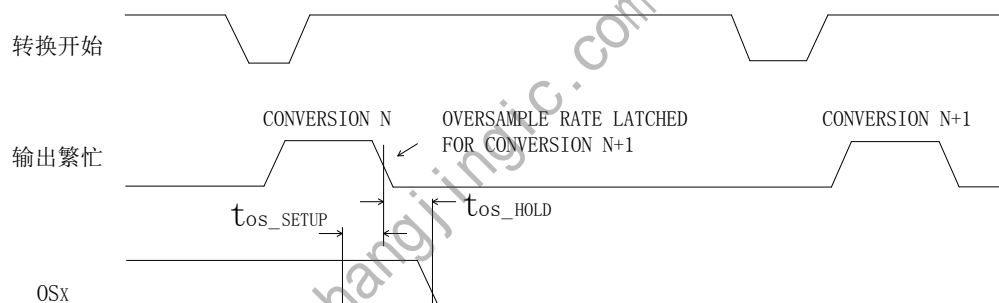


图 5 过采样引脚时序

表 2 过采样位解码 (100 Hz 输入信号)

OS[2:0]	过采样率	$\pm 10V$ 范围 SNR(dB)	10V 范围-3dB 带宽 (kHz)	最大吞吐量频率 (kHz)
000	无过采样	91.5	33	200
001	2	93.9	28.9	100
010	4	96.4	21.5	50
011	8	98.9	12	25
100	16	101	6	12.5
101	32	102	3	6.25
110	64	102.9	1.5	3.125
111	无效			

如果 OS 引脚选择过采样率 8，则下一个 P1.3 上升沿采集各通道的第一个样点，一个内部产生的采样信号采集所有通道的其余 7 个样点。然后对这些样点求平均值，以改进 SNR 性能。表 2 显示了  $\pm 10V$  范围的典型 SNR 性能。如表 2 所示，SNR 性能随着过采样率提高而改善。随着过采样率提高，3 dB 带宽降低，容许的采样频率也降低。在所需采样频率为 10 kSPS 的应用中，过采样率最高可以为 16。此时，应用的 SNR 性能会有改善，但输入-3 dB 带宽在约 6 kHz 以下。

开启过采样时，转换过程中 P1.0 保持高电平的时间会延长。P1.0 保持高电平的实际时间取决于所选的过采样倍率；过采样倍率越高，则 P1.0 保持高电平的时间或总转换时间越长，参见表 2。例如，在初始采样或吞吐速率为 200 kSPS 的应用中，如果开启过采样，则必须降低吞吐速率，以满足较长的转换时间要求，并顾及到读取操作。

## 七、数字接口

HJ2860 内部的 AD 控制端口和并行数据输出端口与单片机的连接方式如图 6 所示。微处理器采用高性能的 C8051F340 单片机[注 2]。

C8051F340 具有：

高速 8051 微控制器内核

- 流水线指令结构；70%的指令的执行时间为一个或两个系统时钟周期
- 有 48MIPS 和 25MIPS 两种版本
- 扩展的中断系统

存储器

- 4352 或 2304 B 数据 RAM
- 64KB FLASH；可在系统编程，扇区大小为 512 字节

数字外设

- 40 个端口 I/O；均耐 5V 电压下灌电流
- 硬件增强型 SPI、SMBus 和 1 或 2 个增强型 UART 串口
- 4 个通用 16 位计数器/定时器
- 16 位可编程计数器/定时器阵列（PCA），有 5 个捕捉/比较模块

时钟源

- 内部振荡器：0.25%的精度(时钟恢复被使能时)。支持所有 USB 和 UART 工作方式
- 在线调试
- 片内调试电路提供全速、非侵入式的在系统调试（不需仿真器）
- 支持断点、单步、观察/修改存储器和寄存器
- 比使用仿真芯片、目标仿真头和仿真插座的仿真系统有更优越的性能

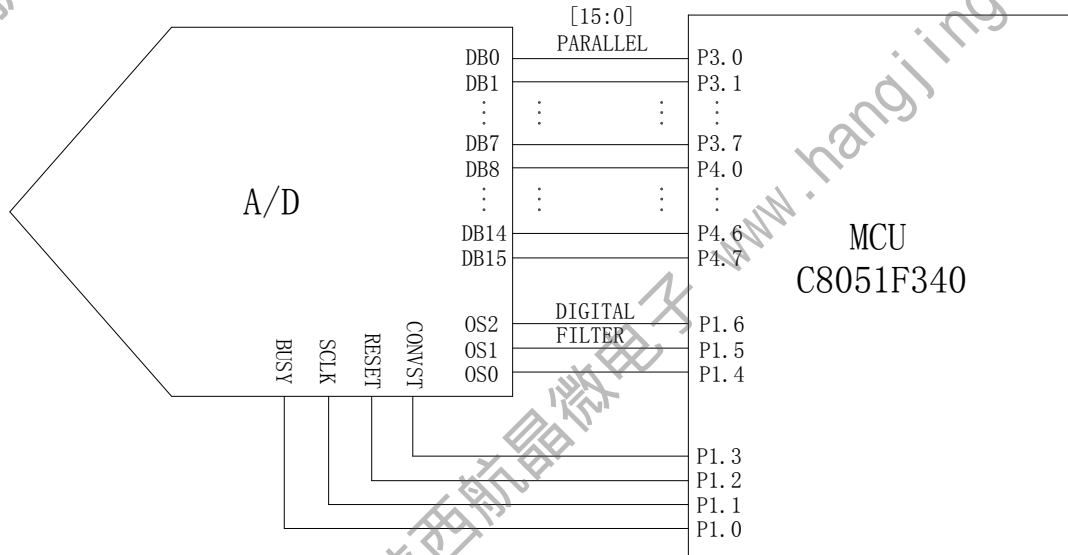


图 6 内部 AD 和 MCU 的数字接口

C8051F340 通过并行数据总线从 A/D 读取数据。转换时序如图 7 所示，转换过程如下：

- 通过 P1.2（复位）端，发送一个高电平脉冲信号，复位 AD 转换器；
- 通过 P1.3（转换开始）端，发送一个低电平脉冲信号，使能 AD 转换器开始 8 通道同步采集；
- 检测 P1.0（输出繁忙）端，待 P1.0 变为低电平时，数据转换完成；
- 通过 P1.1（数据输出）端，发送高低时序电平，在 P3.0, P4.0 读取转换数据。

P1.1（数据输出）端引脚用来从输出转换结果寄存器读取数据。需要两个脉冲以读取每个通道的全部 18 位转换结果。通过 P1.1（数据输出）引脚施加 16 脉冲序列，可使各通道的转换结果按升序逐个输出到并行输出总线 DB[15:0]。P1.0（输出繁忙）端变为低电平后的第一个下降沿输出 CH1 的转换结果 DB[17:2]，下一个 P1.1 下降沿则用 CH1 的转换结果 DB[1:0]更新总线。需要 16 个脉冲以读取 8 个 18 位转换结果。P1.1 的第 16 个下降沿输出通道 CH8 的转换结果 DB[1:0]。并行数据输出如图 8 所示。

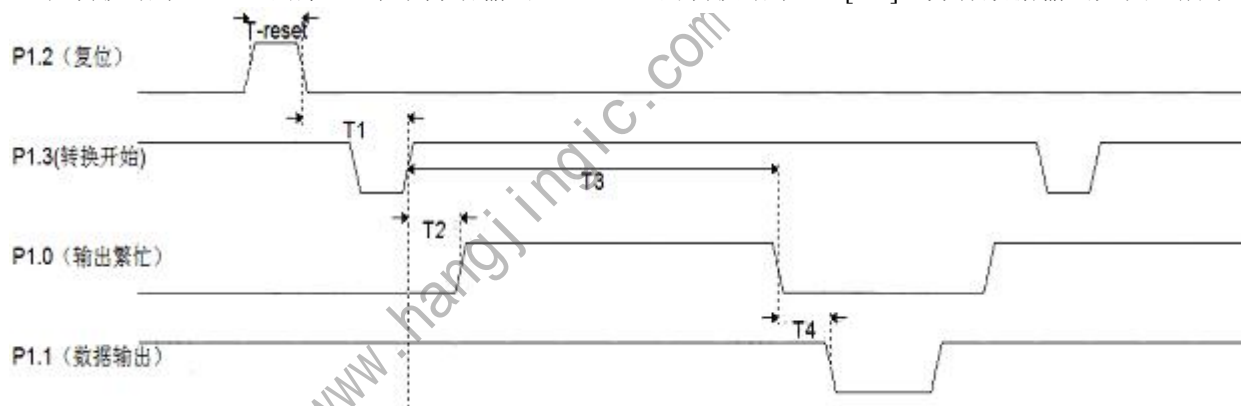


图 7 转换时序图

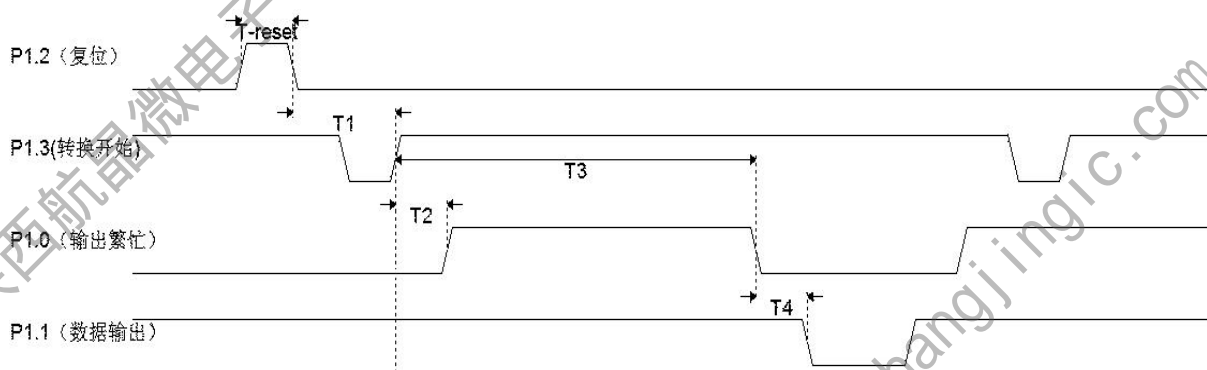


图 8 并行数据输出图

注 1：当过采样率被改变时，每次在采集数据前，通过 P1.2（复位）端，发送一个复位信号，复位 AD 采样器。

注 2：C8051F340 详细使用功能，参考其使用手册。